

	HW #2	Computer Arithmetic
Computer Architecture Fall 2003	Due Date	1382/8/3

- ۱- یک جمع‌کننده‌ی مکمل ۱ طراحی کنید. طرح خود را با استفاده از زبان توصیف سخت‌افزاری Verilog توصیف کنید.
- ۲- در مورد جمع‌کننده‌های Carry Completion Sensing و Carry Select تحقیق کرده و سخت‌افزار هر یک را بررسی کنید. در مورد هر کدام یک گزارش یک صفحه‌ای تهیه کنید.
- ۳- مداری طراحی کنید که دارای دو ورودی دو رقمی BCD، یک ورودی یک بیتی Cin و یک ورودی add_sub و یک خروجی دو رقمی BCD و یک خروجی یک بیتی Cout باشد. در صورت ۱ بودن ورودی add_sub حاصل جمع ورودی‌ها و در صورت ۰ بودن ورودی add_sub تفاضل ورودی‌ها بر روی خروجی قرار می‌گیرد. طرح خود را با استفاده از زبان توصیف سخت‌افزاری Verilog توصیف کنید.